

## Examen de Rattrapage S3 : Architectures Des Ordinateurs

2<sup>ème</sup> Année

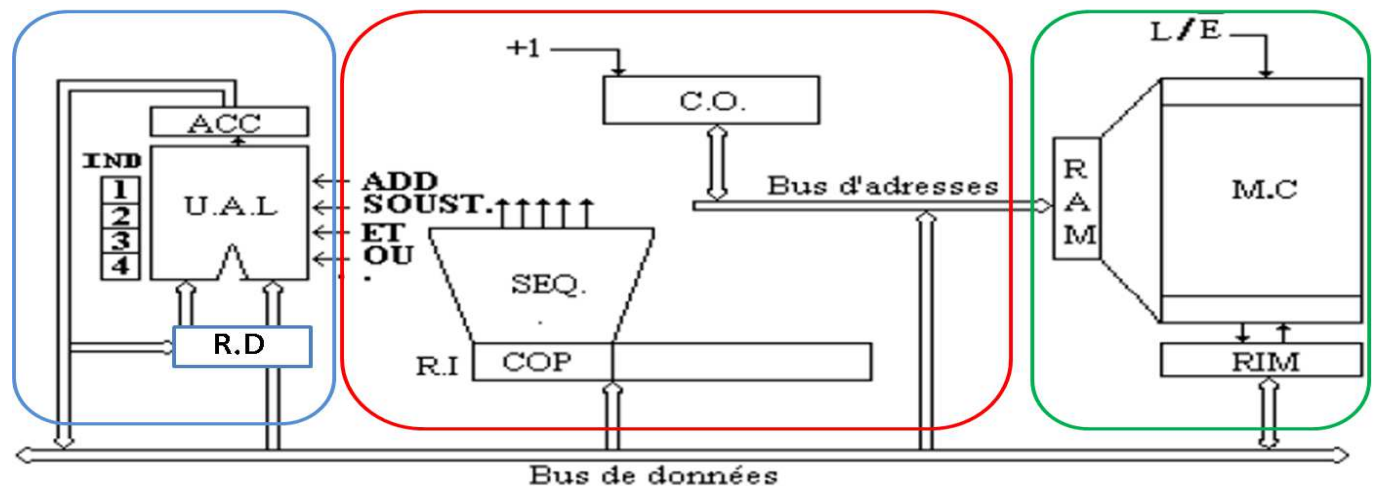
Durée: 1h30

Documents non autorisés

### Exercice 1 (5 pts) : Indiquer la ou les bonnes réponses

1. Dans le processeur 8086, sur combien d'octet porte les échanges avec la mémoire suite à l'exécution de l'instruction: *ADD [213] AL*
  - A. 1 octet
  - B. 2 octets
  - C. 3 octet
2. Indiquer l'adresse mémoire dont le contenu sera chargé dans le registre AX par l'instruction *MOV AX, [BP]*
  - A. DS : BP
  - B. DS : BX
  - C. SS : BP
  - D. SS : BX
3. Dans le processeur 8086, quel est le registre qui sera décrémenté par l'instruction *Loop etti*
  - A. AX
  - B. BX
  - C. CX
  - D. DX
4. Choisir parmi ces modes d'adressage celui utilisé par l'instruction : *MOV AX, [BP+SI]*
  - A. Adressage par registre
  - B. Adressage direct
  - C. Adressage basé indexé
  - D. Adressage immédiat
  - E. Adressage indirecte
5. La taille du bus d'adresse du processeur 8086 est :
  - A. 8 bits
  - B. 16 bits
  - C. 20 bits

### Exercice 2 (9 pts): La figure 1 ci-dessous représente l'architecture de la machine MIASM.



- a. Indiquer le contenu de chacun des éléments suivant : RI, RAM, RIM, ACC et CO
- b. Donner les opérations élémentaires (micro-commandes) d'exécution de l'instruction de soustraction, en mode indirecte, suivante :

*SUB Adr*

### Exercice 4 (6 pts) : Soit la séquence d'instructions suivante d'un programme en assembleur 8086

```
MOV AX, 62
MOV CX, 8
Ici: DEC AX
      Loop Ici
```

- a. Donner le mode d'adressage de chacune des instructions ci-dessous
- b. Indiquer le contenu des registres AX et CX après la fin de l'exécution des instructions
- c. Que fait le programme ci-dessous.